

ALL PROGRAMMABLE

ANY MEDIA

5G

4K/8K

ANY STANDARD

ANY MACHINE

ANY NETWORK

5G Wireless • Embedded Vision • Industrial IoT • Cloud Computing



任意媒体，任意网络：
利用 Zynq UltraScale+ MPSoC 实现多流转码

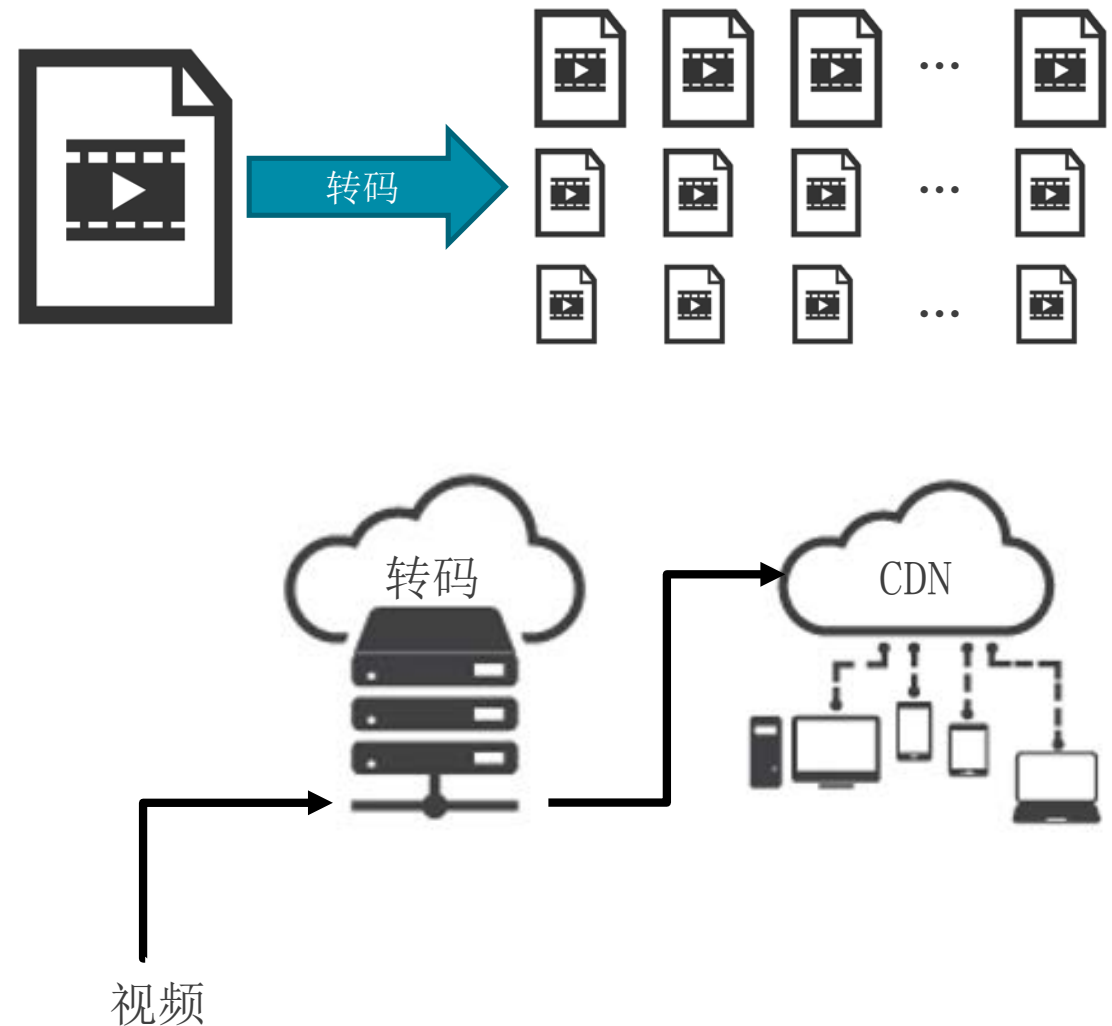
Bob Feng，赛灵思公司视频系统主任架构师



- 转码简介
- 行业趋势与要求
- 赛灵思解决方案
- 发展方向

转码：这是什么？

- 转码是指将媒体资产从一种表示形式转换为另一种
- 简单示例
 - 将输入 HEVC/H. 265 编码流转换为多个 AVC/H. 264 媒体流
 - 将包含 H. 264 压缩内容的文件库转换为 H. 265 以降低存储要求。
- 转码既可实时执行也可非实时执行，既可对直播流执行也可对文件内容执行
- 今天我们重点介绍实时转码



转码环境

简化网络模型

创建端

感应
+ 获取

捕获
+
处理

压缩 +
封装

核

交付
(流)

转码

交付
(流)

内容交付网络

分配

消费端

监视
+
交互

转码要素

接收

解码

H.264
MPEG-4/AVC

H.265
HEVC
High Efficiency Video Coding

分析

处理

编码 + 封装

H.264
MPEG-4/AVC

H.265
HEVC
High Efficiency Video Coding

研讨会重点

转码基础

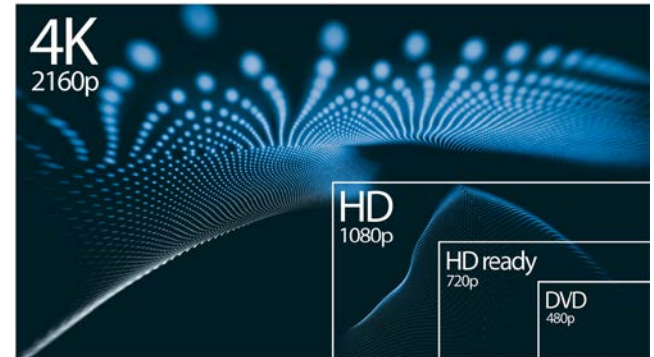
➤ 类型

- ABR : 自适应比特率转码 - 1 个输入流 , 多个输出流 (1:N)
- 多流 1:1 - 单输入、单输出流的多个通道
- 2 种的组合

➤ 转码操作中的 4 个重要参数

- 编解码类型 - 示例 : H.264、H.265
 - 可以从 H.264“转码”至 H.265
- 压缩比特率与模式 (VBR、CBR 等)
- 图片格式 (分辨率、帧率、色彩空间、HDR 等)
- 容器/文件格式

➤ 转码操作需要指定所有这些参数 (以及更多参数) 以量化正在执行的操作



自适应比特率转码



4Kp30 15Mb/s CBR

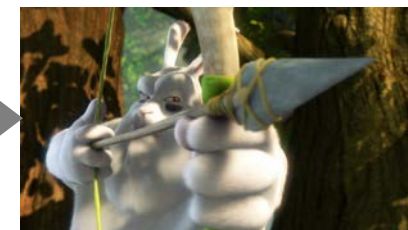
➤ ABR 涉及适用于单个输入流的多个输出流



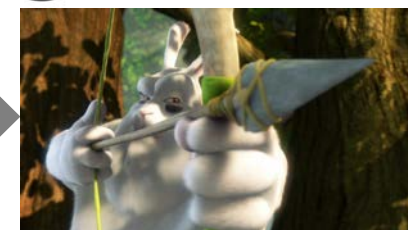
自适应比特率 (ABR) 转码



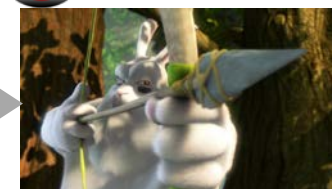
1080p30 8Mb/s CBR



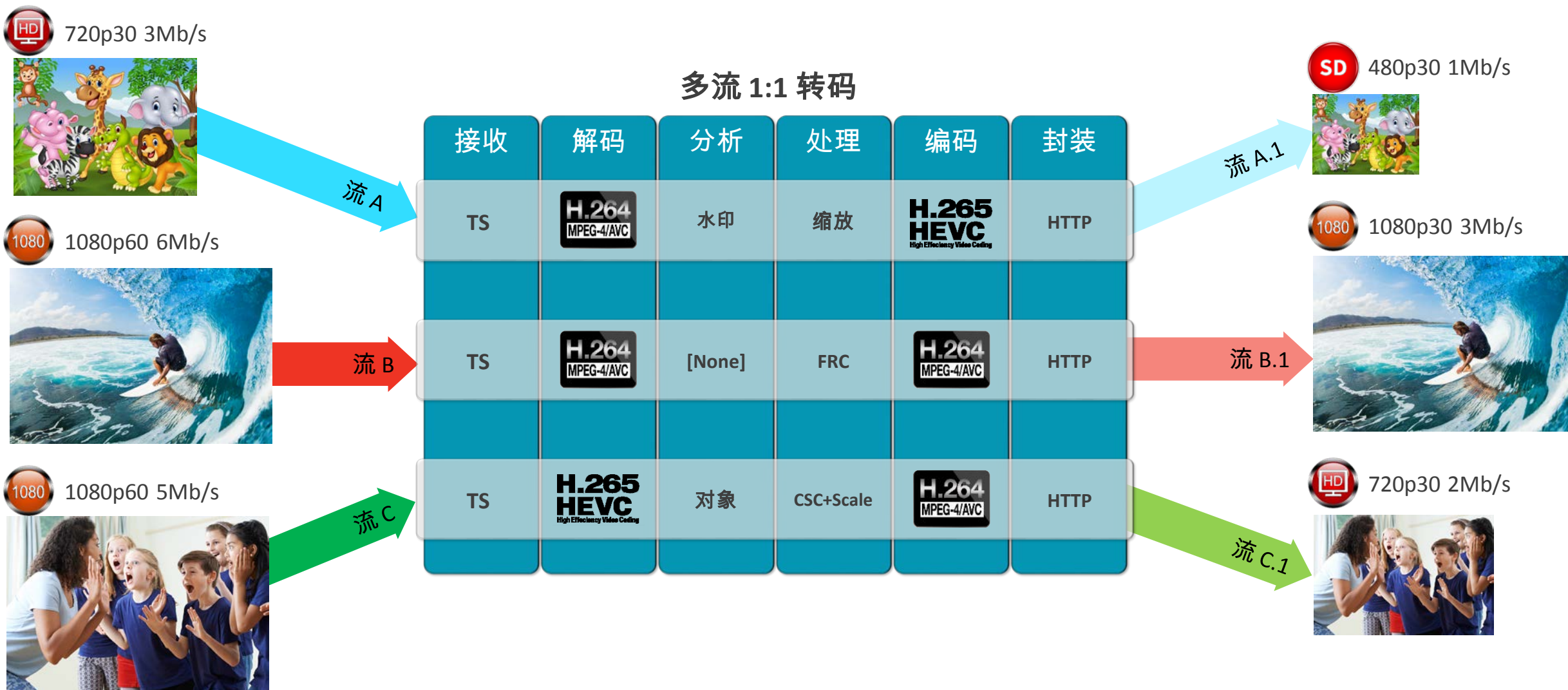
1080p30 6Mb/s CBR



720p30 5Mb/s CBR



独立数据流的多流 1:1 转码



转码解决方案面临的挑战

趋势



YouTube、Facebook 等
OTT 流传输

直播 IP 流



不同速率/分辨率/格式

多重服务



1080p 和 2160p 普及

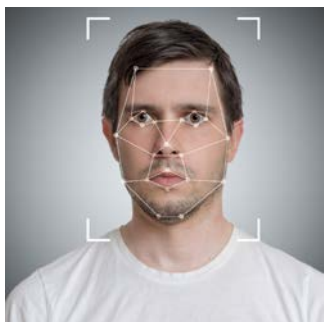
高清与超高清



需要降低 端到端时延

低时延

要求

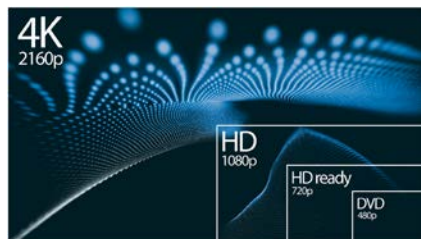


需要监控内容

分析

H.265
HEVC
High Efficiency Video Coding

H.264
MPEG-4/AVC



多种格式、编码解码器和
比特率

多流 &
多编码解码器



低功耗、高灵活性

性能



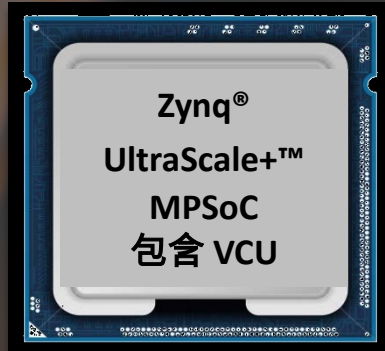
适应网络条件

适应能力

赛灵思解决方案

赛灵思视频芯片战略

Heterogeneous MPSoC



硬件加速

- 硬化实时引擎
 - 在SoC系列中
- H.264/AVC 编码/解码
- H.265/HEVC 编码/解码
- 是端点/边缘器件与设施的最佳选择

网络研讨会

Acceleration Zone



All Programmable

- 基于 All programmable 逻辑
- 可根据功耗和 VQ 要求实现可变密度
- H.264/HEVC/VP9/AV1
 - 范围扩展
- 是实现可重配置与可扩展性的最佳选择

Zynq UltraScale+ MPSoC 单芯片解决方案

CG 器件

双核 A53s

EG 器件

四核 A53s
GPU

EV 器件

四核 A53s
GPU 与视频编解码器




高速外设
PCIe® Gen2,
USB 3.0, DisplayPort



FPGA 加速
16nm UltraScale+ 逻辑
可定制引擎



配置 & 安全单元
防篡改 & 信任
业界标准



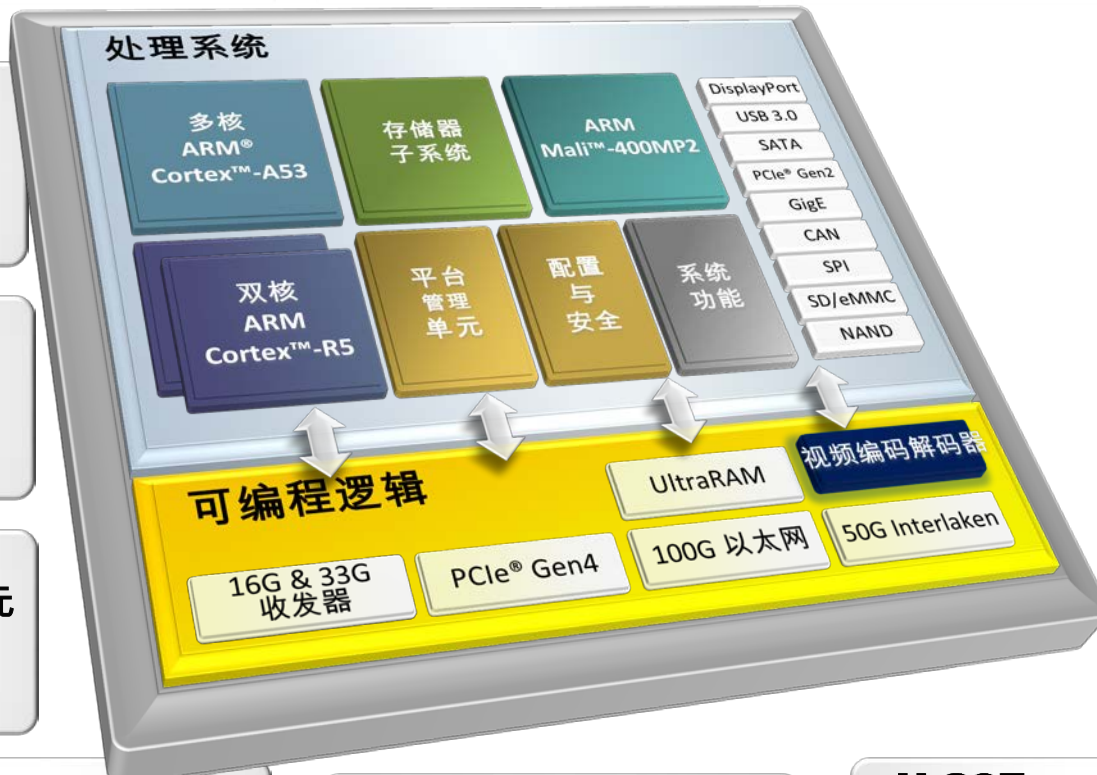
平台 & 电源管理
粒度电源控制
功能安全性



存储器子系统
DDR3/4
LPDDR3/4



H.265 HEVC 视频编解码器
8K4K (15fps)
4K2K (60fps)
H.264 MPEG-4/AVC




应用处理器
64 位 ARM®v8
高达 1.5GHz



实时处理器
32 位双核
高达 600MHz



图形处理器
ARM Mali-400MP2
2D/3D 可视化

VCU 编码器/解码器功能总结

编码器 解码器
视频编解码单元

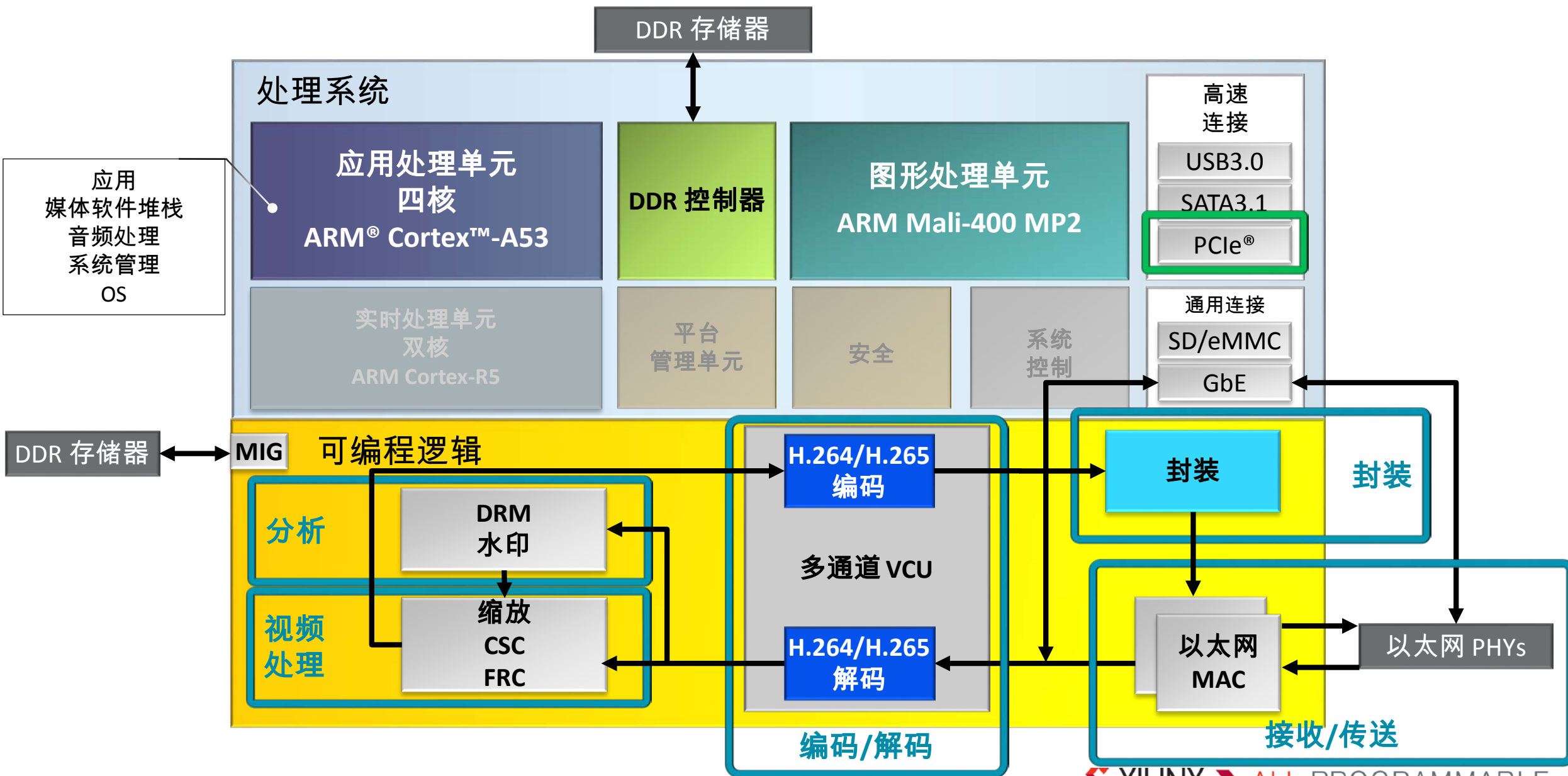
	编码器		解码器	
功能	H.265 (HEVC)	H.264 (AVC)	H.265 (HEVC)	H.264 (AVC)
通用	<ul style="list-style-type: none"> 嵌入式处理器 单独的编码器/解码器引擎 → 同步进行编码与解码 同时多达 8 个编码流和 8 个解码流；最大分辨率及速率下的单个媒体流 			
剖析	Main Main Intra Main10 Main10 Intra Main 4:2:2 10 Main 4:2:2 10 Intra	Baseline Main High High10 High 4:2:2	Main Main Intra Main10 Main10 Intra Main 4:2:2 10 Main 4:2:2 10 Intra	Baseline Main High High10 High 4:2:2
层次	高达 5.1 高层	高达 5.2	高达 5.1 高层	高达 5.2
最大分辨率/速率	3840x2160p60 (4KUHD)、7680x4320p15 (8KUHD)、4096x2160p30 (DCI4K)			
样本位深度	8 或 10 bpc			
色度格式	YCbCr 4:2:0、4:2:2、4:0:0			
Slice 类型	I、P、B			
视频格式	渐进			
像素格式	Semi Planar (YCbCr)			
熵编码	CABAC	CABAC、CAVLC	CABAC	CABAC、CAVLC
Slice 支持	支持	支持	支持	支持
Tile 支持	支持	不适用	支持	不适用
环内去块滤波器	支持	支持	支持	支持
可配置比特率	高达 533Mb/s	高达 960Mb/s	高达 533Mb/s	高达 960Mb/s
速率控制	CBR、VBR、恒定QP			

完整的软件框架可简化开发



Zynq UltraScale+ MPSoC EV 器件上的转码

完全集成的转码解决方案



灵活的接收与多通道解码

接收

解码

分析

处理

编码

封装

➤ 基于硬件的接收

- 以太网：嵌入式 quad-gigabit 或软 IP 选项 (10GbE)
- 集成接口：SATA 3.1，USB 3.0，SD/SDIO/eMMC，PCIe®

➤ 多通道 AVC/HEVC 解码

- 多达 8 个媒体流
- 解码独立于编码操作
- 错误恢复与隐藏

➤ 功耗估算

- 解码核的近似功耗：
 - HEVC UHD4k 4:2:2 10 位：~0.35W (30fps) 和 ~0.5W (60fps)
- 涉及很多变量；具体数字取决于具体用例
- 请使用[赛灵思功耗估算 \(XPE\)](#) 工具进行具体估算

VCU 解码引擎

- 硬化解码器引擎
 - H.265 HEVC
 - H.264 AVC
- 8 位和 10 位色深
- YCbCr 4:2:0 和 4:2:2，Y-only
- 高达 4K@60Hz (8Kx4K@15Hz)

以太网
MAC
接收

H.264/H.265
编码

多通道 VCU

H.264/H.265
解码

解码

基于架构的分析

接收

解码

分析

处理

编码

封装

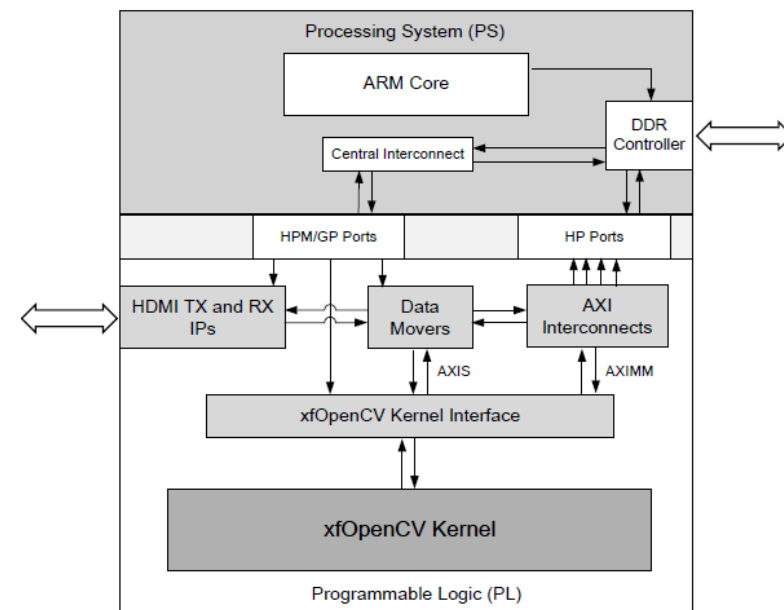
► 解码后的视频分析示例

- 水印检测/插入
- 视频质量分析
- 图像分类
- 稠密光学流
- 柱状图、HOG、边缘检测
- 机器学习推理

► [Xilinx reVISION](#)

► 可与视频流并行或内联使用

► 客户/合作伙伴开发的解决方案



[UG1233: OpenCV 用户指南](#)

reVISION™

为您应用量身定制的视频处理引擎

接收

解码

分析

处理

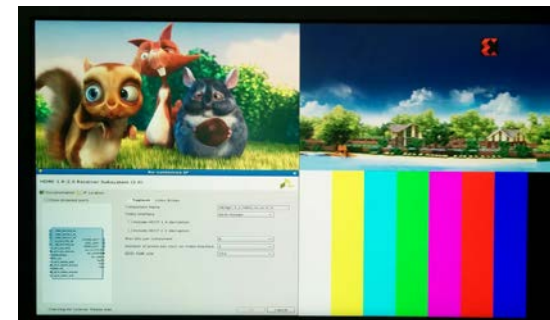
编码

封装

- ▶ 视频处理涉及以某种方式转换未压缩的数据
 - 示例：色彩空间转换、去隔行、缩放、混频
 - 视频处理 ASSP 发展规划对于 UHD-4K 和更高清晰度而言较为羸弱
- ▶ 基于 FPGA 逻辑的处理则能在压缩阶段之前实现高度定制化的处理流水线
- ▶ 实时视频处理 IP
 - [赛灵思 VPSS](#) (视频处理子系统) 和 [VMIX](#) (视频混频器)
 - 支持 UHD4k60p
 - [Omnitek 4K 可扩展视频处理器](#)
 - 高达 4k120p 的多格式视频转换



 Omnitek



集成式多通道编码与封装

接收

解码

分析

处理

编码

封装

➤ 编码

- 多通道 H.264 和/或 H.265 编码
 - 多达 8 个媒体流；可配置存储器拓扑
- 可配置 GOP、速率控制 (CBR、VBR、恒定 QP)

➤ 封装/封包：以太网流输出

- 利用 APU 将视频比特流以多种格式封装
- HTTP (HLS, HDS, MSS, DASH), UDP (RTP, RTSP, RTCP)

➤ 功耗估算

- 编码内核的近似功耗
 - HEVC UHD4k 4:2:2 10 位: ~0.9W (30fps) 和 ~1.8W (60fps)
- 涉及众多变量；确切数字取决于用例
- 请使用 [赛灵思功耗估算 \(XPE\)](#) 工具进行具体估算

VCU 编码引擎

- 硬化编码器引擎
- H.265/HEVC + H.264/AVC
- 8 位和 10 位色深
- YCbCr 4:2:0, 4:2:2, Y-Only
- 高达 4K@60Hz (8Kx4K@15Hz)

H.264/H.265
编码

多通道 VCU

H.264/H.265
解码

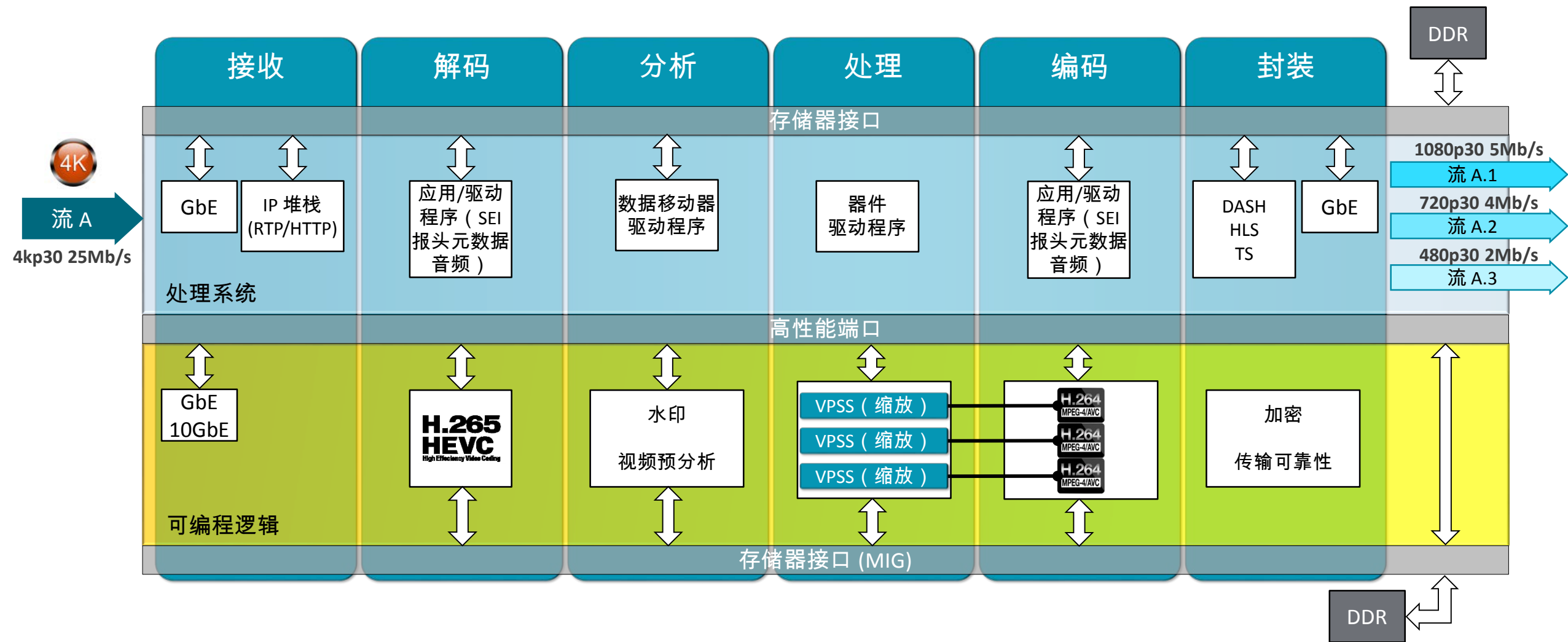
编码

封装

封装

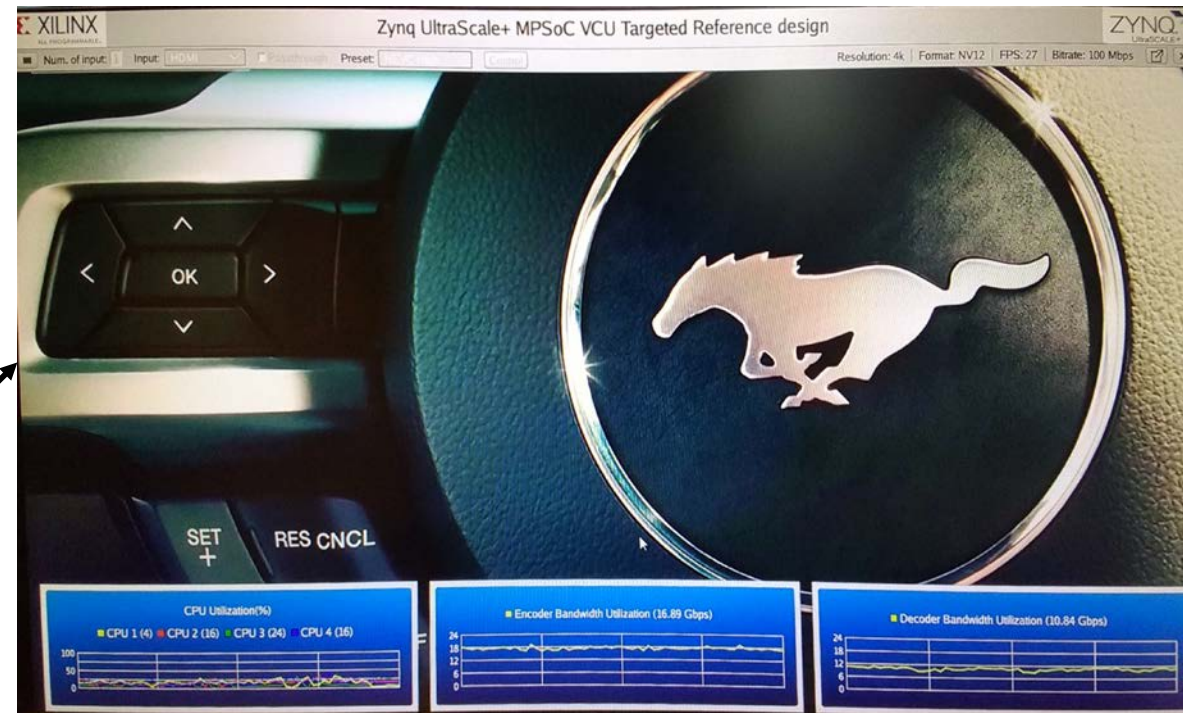
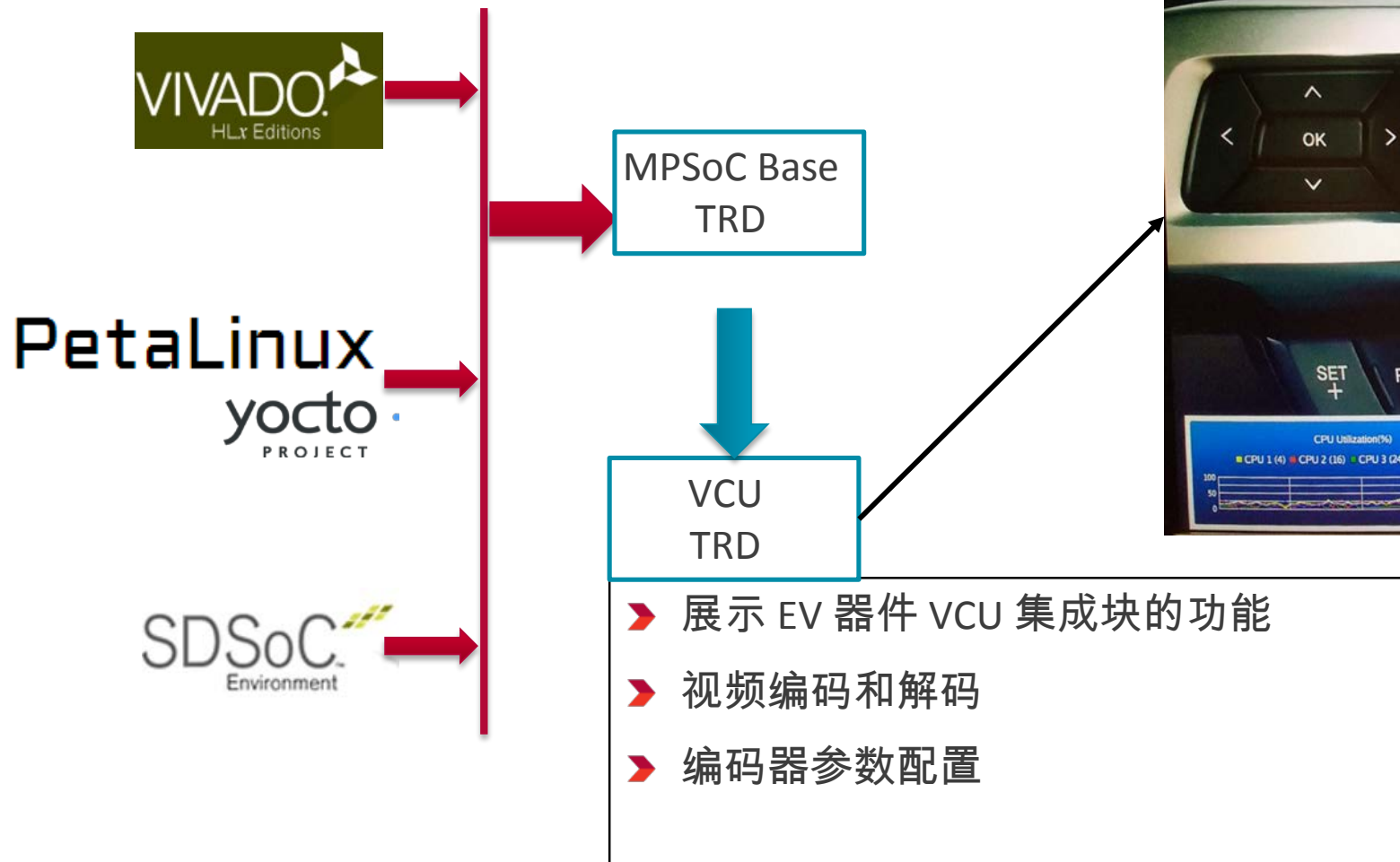
以太网
MAC

将自适应比特率映射到 Zynq UltraScale+ MPSoC

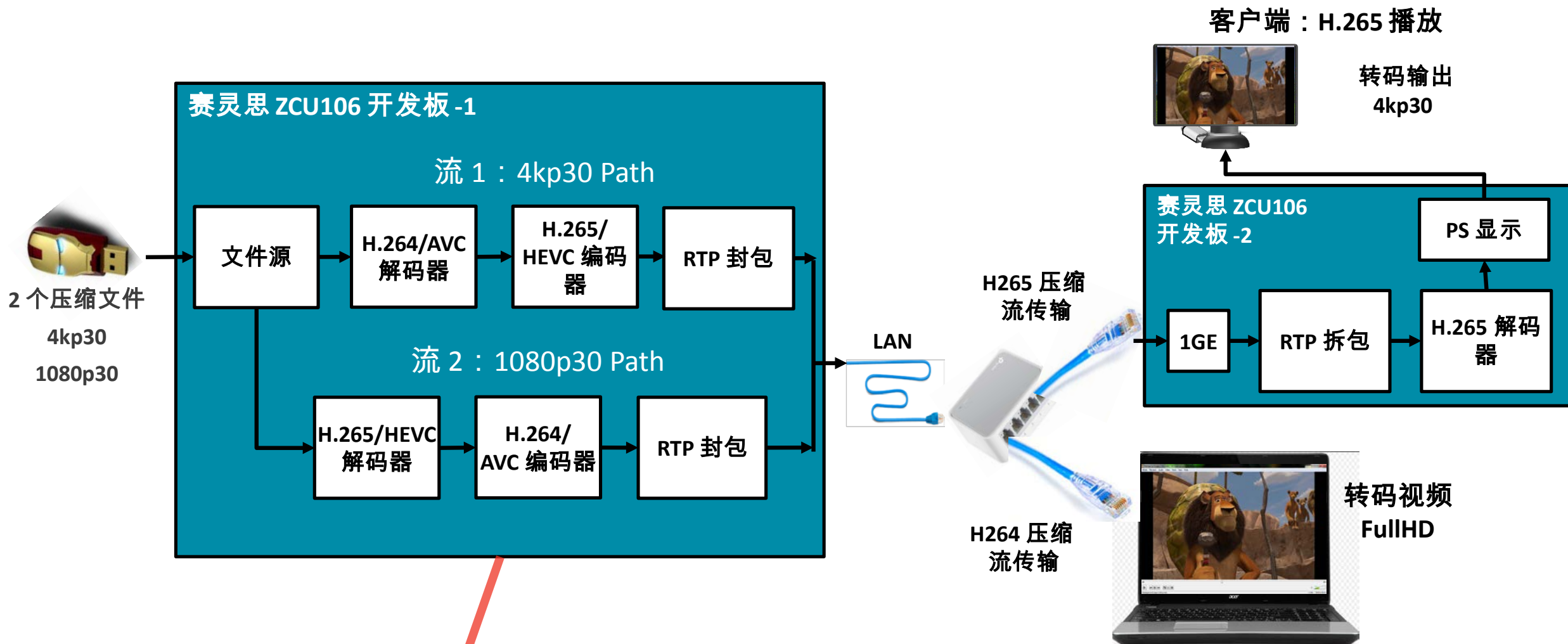


为您的用例提供最大灵活性

工具、目标参考设计和演示



具备实时流播放功能的多流与多编码解码器转码



```
Mem: 1996132K used, 4117412K free, 176724K shrd, 764K buff, 927112K cached
CPU:  3.4% usr  2.6% sys  0.0% nic 66.6% idle 27.2% io  0.0% irq  0.1% sirq
Load average: 2.03 0.83 0.31 3/171 2892
PID  PPID USER  STAT  VSZ %VSZ CPU %CPU COMMAND
2818  2780 root    S     1702m 28.5  1  3.5 gst-launch-1.0 filesrc location=/media/AIR_ACROBATICS_30fps_60mbps_UHD_h264.mp4 ! qtdemux ! h264parse ! omxh264dec ip
2869  2835 root    S     1166m 19.5  3  2.2 gst-launch-1.0 filesrc location=/media/ElephantsDream_1080p_10Mbps.mp4 ! qtdemux ! h265parse ! omxh265dec ip-mode=1 d
```

多通道转码最佳解决方案

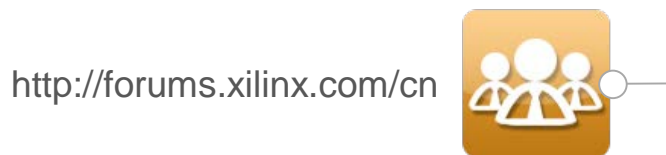
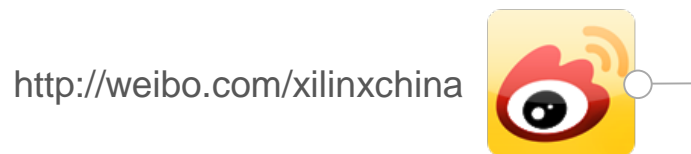
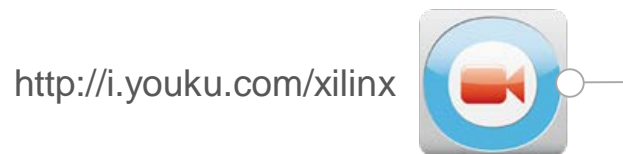
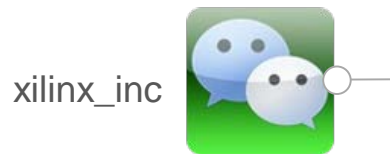
	要求	赛灵思解决方案	优势
	多流 多编码解码器支持	Zynq® UltraScale+™ MPSoC EV 器件  	集成式硬化低功耗 8 流媒体 H.264/H.265 编码与解码
	分析	嵌入式视觉 	具有软件 API 的结构分析法支持在用户熟悉的编程模型中进行分析；实现 5 至 30 倍提升
	功率效率	Zynq UltraScale+ MPSoC 系列 	多个器件和功率区域实现高度的功耗控制
	适应能力	All-Programmable Zynq UltraScale+ MPSoC 系列提供软件与硬件可编程性	分析与处理要素中实现高度的灵活性和差异化

➤ 满足所有转码要素

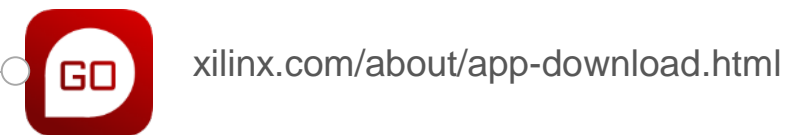
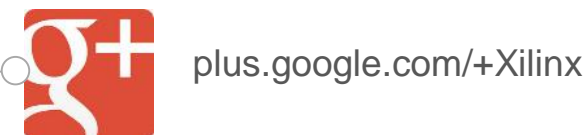
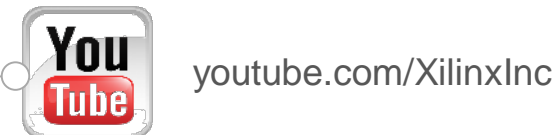
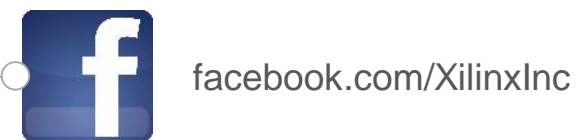
- 接收、解码、分析、处理、编码、封装与交付

➤ 业界领先的工具与演示，帮您快速启动设计

中文社交网络



英文社交网络



更多信息：

专业 AV 与广播解决方案：<http://china.xilinx.com/broadcast>

Zynq® UltraScale+™ MPSoC：<http://china.xilinx.com/products/silicon-devices/soc/zynq-ultrascale-mpsoc.html>

参考设计：wiki.xilinx.com/Technical+Articles#TRD

技术技巧：wiki.xilinx.com/Technical+Articles#Tech Tips

赛灵思软件专区：<http://china.xilinx.com/products/design-tools/software-zone.html>

赛灵思加速专区：<http://china.xilinx.com/products/design-tools/acceleration-zone.html>

赛灵思reVISION专区：<http://china.xilinx.com/products/design-tools/embedded-vision-zone.html>



Q&A